



- 2700 Series
- APx555
- APx585 family
- APx525 family
- APx515

PDM を用いたジッタのテスト

by Steve Peterson

はじめに

このテクニカルノートは、Audio Precision の APx アナライザとソフトウェアのバージョン 4.2 以降を使用して、PDM インターフェースを備えたデバイスの設計とテストに携わる人々を対象に書かれています。

例えばスマートフォン、タブレット、ノートパソコン、ウェアラブルデバイスなどのモバイル製品向けの MEMS マイクロホン、低電力アンプ、オーディオプロセッサなどの PDM インターフェースの回路部品のジッタおよびオーディオ関連テストについて重点的に取り組みます。

PDM とジッタの基礎や、APx PDM インターフェース、ジッタをテストするための PDM インターフェースのセットアップ方法について説明し、最後に PDM インターフェースを持つ D 級アンプと MEMS マイクロホンの実践的なテストを行って話を締めくくります。

PDM とは何か？

PDM はパルス密度変調 (Pulse Density Modulation) を表します。しかしながら、これは「オーバーサンプル 1 ビットオーディオ」と大変よく要約されています。

例えば、もし CD のサンプルレートを 64 倍に増加（「オーバーサンプリング」と呼ばれます）させて、合理的な方法で 16 ビットから 1 ビットにワード長を縮小させることができれば、PDM システムの基礎があると言えます。

非ディザの 16 ビットシステムでは、理論的な信号対雑音比は約 98 dB になります。非ディザの 1 ビットシステ

ムでは、信号対雑音比は約 8 dB です。しかし、オーバーサンプリングを使用することで、さらに高い帯域幅とノイズシェーピングを備えて、可聴帯域より上 (20 kHz より上) の周波数にノイズを移動して、パフォーマンスを非常に高くすることができます。

PDM はビットクロック信号とデータ信号からなる 2 線式デジタルバスとして実現されます。PDM のビットストリームは、通常、急速なエッジでもって約 3 kHz でスイッチングするロジックレベルのデータ信号です。ビットクロックの立ち上がり、または立ち下がりエッジのいずれかで各チャンネルをクロックすることにより、オーディオデータの 2 つのチャンネルを符号化することができます。以下の図 1 に PDM インターフェースのタイミング図を示します。チャンネル 1 のオーディオデータは、ビットクロックの立ち上がりエッジで符号化し、チャンネル 2 は立ち下がりエッジで符号化することができます。

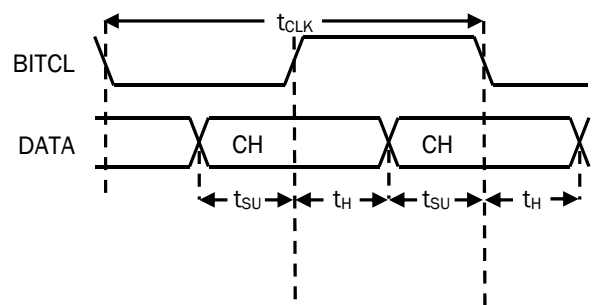


図 1 2 線式 PDM インターフェースのタイミング図

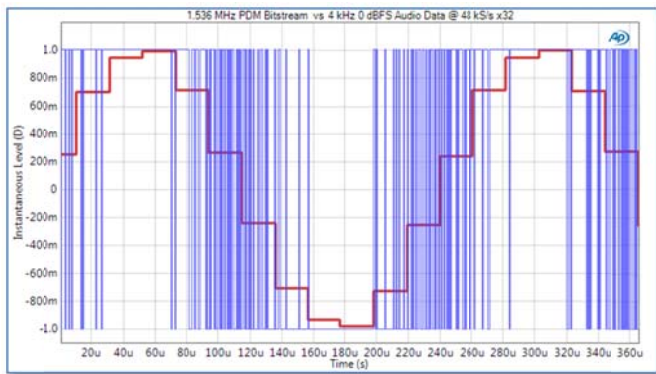


図2 オーディオに重ね合わせた PDM ビットストリーム

PDM をアナログに変換することは、原理的には非常に簡単です。オーバーサンプリングされてノイズシェーピングされた 1 ビット信号は、すでにそのスペクトルの低い部分にオーディオ信号を含んでいます。必要なのはローパスフィルターだけです。実際には、信号の高速スイッチングエッジは、アナログフィルタ段の慎重な設計を必要とします。

図2は、PDM データストリームとそれから回収されて間引きされたフルスケールサイン波のオーディオ信号を重ね合わせて同期させたものを示しています。ここではデジタルの 1 がフルスケールのオーディオピークに相当して、0 が負のオーディオピークに相当するように、パルス密度変調が表示されています。

PDM 技術の詳細については、[ap.com](http://www.ap.com) でダウンロード可能な文書「[Understanding PDM Digital Audio](#)」

(<http://www.ap.com/download/file/612>) をお読みください。

APx PDM インターフェース

AP の PDM インターフェースモジュールは、APx515 を除くすべての APx アナライザでご利用いただけます。PDM デバイスをテストするための PDM のトランスミッタと独立したレシーバの両方を備えています。



図3 APx PDM インターフェース

APx PDM モジュールには、次の機能があります。

- 1 または 2 チャンネルのオーディオビットストリームをサポートする独立したトランスミッタ出力とレシーバ入力
- 0.8 V~3.3 V で可変のロジックレベル
- 128 kHz~24.576 MHz のビットクロックレート
- 4 kHz~216 kHz のサンプルレート
- 32、64、128、256 のオーバーサンプリングレート
- 0.0~3.6 V で 15 mA 電流の Vdd 電源
- 4 次および 5 次変調器
- 129 dB の SNR
- -129 dB の THD+N
- 137 dB のダイナミックレンジ
- ± 0.001 dB の周波数フラットネス
- 0.0~1591 ns でサイン波、矩形波、ホワイトノイズのジッタ生成
- 2 Hz~200 kHz のサイン波のジッタ生成
- 0.0~650 ns、50 Hz~150 kHz のジッタ測定レンジ
- ピーク、RMS または平均のジッタ測定検出

APx ソフトウェア (V4.2) は、次の PDM モジュールのコントロール機能を備えています。

- 物理インターフェースパラメータ (ロジック電圧、Vdd 電圧、サンプルレート、データエッジ (モノラルとステレオエッジの選択)、ビット

クロックの向き、ジェネレータの変調器の次数（4th または 5th）、ジェネレータのオーバーサンプリング比率、33 のジェネレータのインターポレーション比率（16-800x）、45 のアナライザのデシメーション比率（1-800x）の UI およびプログラムによるコントロール

- デジタル領域で解析を行い、高い精度を達成します（アナログ変換後の解析とは対照的です）。生の PDM ビットストリームまたは間引きされたオーディオを使用して FFT を表示することができます。PDM ビットストリームモードでは、最大 3.072 MHz までの可聴オーディオ帯域を上回る PDM スペクトルを測定できます。
- PDM モジュール内蔵の Vdd 電源を利用した単一またはスイープ周波数の電源電圧除去の測定
- 起動過渡テストのための、0.0 から 3.6 V への Vdd 電源電圧のランプ
- クロスドメイン/クロスインターフェースの測定。アナライザのいずれかの出力または入力（バランスアナログ、アンバランスアナログ、バランスデジタル（AES3）、アンバランスデジタル（SPDIF）、デジタルオプティカル（TOSLINK）、シリアルデジタル、HDMI、Bluetooth（一部のインターフェースはオプションです。すべての機器にはありません）、ASIO）と PDM の入力または出力を組み合わせます。PDM 出力と同時に PDM 入力を構成することも可能です。
- 包括的なオーディオとジッタ測定

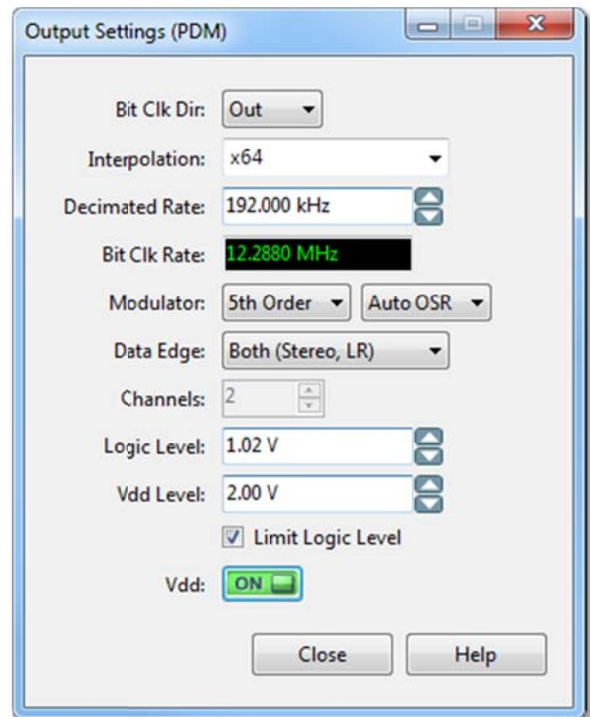


図 4 PDM トランスミッタの出力設定

PDM 入力設定

PDM 入力は PDM インターフェースモジュールの右側に設けられており、上にデータ、下にビットクロックがあります（図 3）。PDM 入力の設定パネル（図 5）では、ビットクロックの方向や PDM 入力データパラメータをコントロールします。上述の共通コントロール機能を使用します。

PDM 出力設定

PDM 出力は PDM インターフェースモジュールの左側に設けられており、上にデータ、下にビットクロックがあります（図 3）。PDM 出力の設定パネル（図 4）では、ビットクロックの方向や PDM データパラメータをコントロールします。

PDM 入力と出力は、共通のロジックレベル、Vdd レベル、リミットロジックレベル、Vdd の On/Off のコントロール機能を使用します。

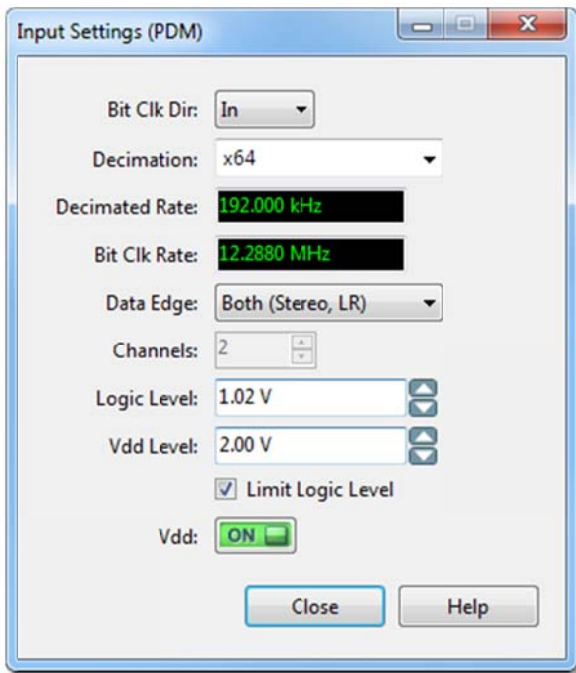


図 5 PDM レシーバの入力設定

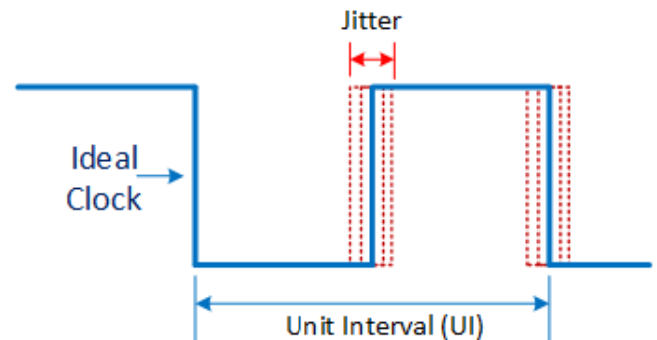
ジッタ測定に必要な APx アナライザのオプション

ジッタ測定は、アドバンストマスタークロックオプション (APX-AMC) が付いて構成されている APx アナライザに対してのみ利用可能です。アドバンストマスタークロックのハードウェアは、ジッタのジェネレータとアナライザのハードウェアを備えています。それらはジッタ対応の APx デジタルハードウェアオプションである PDM (APX-PDM、パルス密度変調)、ADIO (APX-ADIO、アドバンストデジタル I/O)、DSIO (APX-DSIO、デジタルシリアル I/O) のインターフェースオプションと連携して動作します。これらのインターフェースとアドバンストマスタークロックオプションは、既存の APx シリーズ・オーディオアナライザ (APx515 を除く) に追加することができます。詳細については、Audio Precision の販売パートナーにお問い合わせください。

ジッタとは何か？

ジッタはイベントの時間 (定期的なクロック信号など) の公称値からの変化です。例えば、定期的なクロック信

号のジッタは、実際のクロックのパルス遷移時間と、そのクロックが理想的で完全に定期的である場合に生じる遷移時間との差になります。この公称基準に対して、ジッタデータストリームのパルスの多くのゼロ交差遷移は、理想的なクロックのタイミングより時間的に偏しているように見えます。ジッタはデジタルインターフェース信号の位相変調です。



ジッタ成分は、クロックまたはデジタルインターフェース信号から抽出して、それ自体で信号として解析することができます。ジッタを特徴づける便利な方法としては、ジッタの周波数スペクトルの試験や、ジッタそのものの有意な周波数成分を特定することです。

そして、ジッタの振幅レベルは、時間のずれ具合の尺度であり、時間またはユニットインターバル (UI、1 bit クロック間隔の周期) の単位で表します。ジッタの周波数は、この位相シフトが起こっている速度です。他のノイズや干渉信号と同じように、ジッタの変調信号は通常、サイン波、矩形波、ランダムノイズになります。

APx を用いた PDM のジッタテストのセットアップ

アドバンストマスタークロック (AMC) オプションは、PDM モジュールでジッタのテストをサポートするために必要です。AMC はジッタのジェネレータとアナライザを備える内部ハードウェアモジュールです。ジッタのジェネレータとアナライザは、ジッタ対応の APx デジタルインターフェース・ハードウェアモジュール (PDM インターフェースモジュールを含む) と一緒に使用することができます。

AMC は測定器の次の 4 つの機能エリアにジッタの能力を提供しています。

- リアパネルの同期出力 (Sync Out)
- AES-EBU/SPDIF/オプティカル用のアドバンスドデジタル I/O モジュール (APX-ADIO)
- I²S や他のフォーマット用のデジタルシリアル I/O モジュール (APX-DSIO) のクロックライン
- PDM モジュール (APX-PDM) のクロックライン

AMC および PDM を持つ構成の APx アナライザでは、次のことが可能です。

- ビットクロックマスターに設定されている場合、PDM トランスミッタのビットクロック出力とデータ出力で校正されたジッタを生成
- ビットクロックマスターに設定されている場合、PDM レシーバのビットクロック出力で校正されたジッタを生成
- PDM レシーバのビットクロック入力でジッタを測定

PDM のジッタ・ジェネレータのセットアップ

AMC のジッタ・ジェネレータは、PDM モジュールにジッタを付加したマスタークロックを提供します。そして、PDM モジュールはジッタを付加した PDM トランスミッタのビットクロック出力 (およびデータ)、またはジッタを付加した PDM レシーバのビットクロック出力を提供します。以下の図 6 を参照してください。このことは、これらのビットクロックが出力として設定されている場合にのみ有効です。ビットクロックが入力として設定されている場合、PDM 出力は受信したビットクロックを使用します。

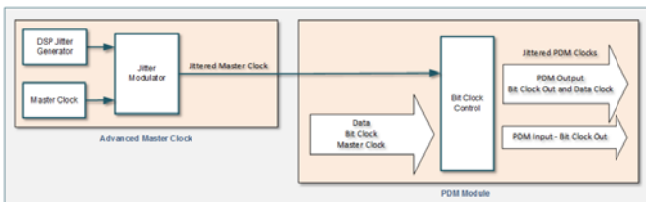


図 6 APx PDM のジッタ・ジェネレータのアーキテクチャ

ジッタ・ジェネレータのコントロール機能は APx ソフトウェアの Clocks パネルで利用可能です。このパネルは秒単位またはユニットインターバル単位のジッタの振幅レベル、波形タイプ (サイン波、矩形波、ノイズ)、周

波数、ソース (Apply To) のコントロール機能を備えています。ジッタ・ジェネレータの振幅レベルはピークレベルの秒単位または UI (ビットレートに対して相対的なユニットインターバル) 単位で校正されます。

図 7 に Clocks パネルを示します。PDM をアクティブの APx 出力に選択し、そのビットクロックを出力するように設定した場合 (図 4 参照) に、PDM デジタル出力トランスミッタのビットクロックに対して、15 ns のピークレベルで 1 kHz のサイン波のジッタを生成するようにセットアップしています。

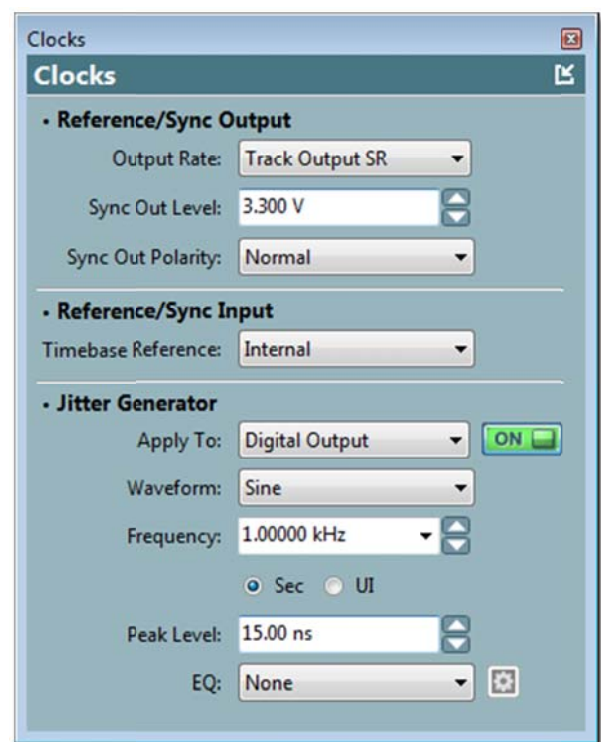


図 7 APx Clocks パネルのジッタ・ジェネレータのセットアップ

PDM のジッタ・アナライザのセットアップ

AMC のジッタ・アナライザは、PDM レシーバのビットクロック入力におけるジッタを復調し、APx 測定システムに校正されたジッタ信号を提供します。図 8 に PDM モジュールおよびジッタ復調器の内部アーキテクチャを示します。

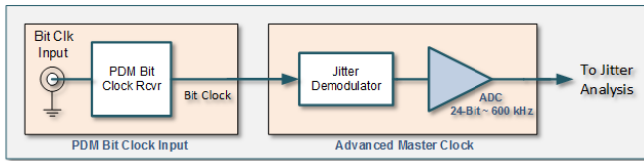


図 8 APx PDM のジッタ・アナライザのアーキテクチャ

PDM のジッタ・アナライザは、周波数フィルタリングと UI または秒の単位の選択をして、ジッタを測定します。この選択は、Input/Output パネル（シーケンスモードにおける Signal Path Setup ステップのパネル）の Input Configuration セクションにある Measure コントロールで行います。図 9 に示します。

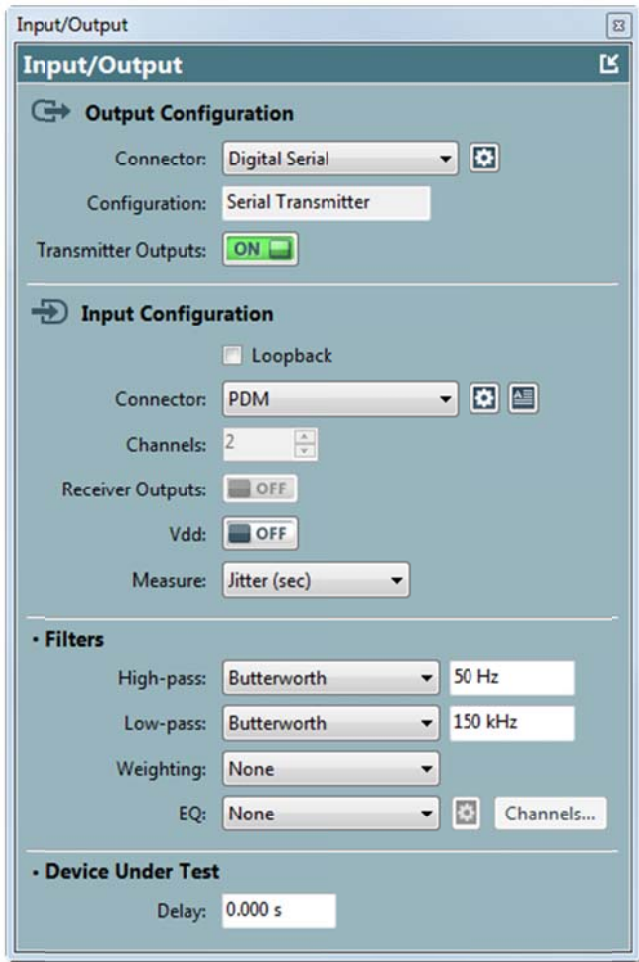


図 9 ジッタ（秒）測定やフィルタの設定がされている APx Input/Output パネル

Measure コントロールが「Jitter (sec)」または「Jitter (UI)」に設定されている場合は、ジッタを測定します。APx ア

ナライザの入力は、ハイパス、ローパス、重み付け、そして等化フィルタを用いたジッタ測定のフィルタリングに対応しています。

PDM のジッタテスト

ビットクロック・ジッタに対する PDM デバイスの感受性を決定するために、PDM デバイスのジッタテストが実行されます。そのデバイスが MEMS マイクロホンや D 級アンプであろうと、PDM マイクロホンからの入力や PDM アンプへの出力を備えた DSP プロセッサであろうと、ジッタはそのデバイスのオーディオ出力に影響を与えます。デバイスが PDM と I²S の両方のインターフェースを持っている場合、APx アナライザは PDM と DSIO の両方のオプションに対してジッタ機能を備えているため、より複雑なテストを行うことが可能です。

PDM MEMS マイクロホンのジッタ耐性テスト

PDM のクロックライン上のジッタは、PDM ビットストリームにおけるオーディオ変調側波帯をもたらして、MEMS マイクロホンのオーディオ性能に影響を与えます。マイクロホンにサイン波の音響刺激信号を加えて、スペクトル測定もしくは適切なフィルタリングで THD+N メータを用いて、データストリームのオーディオ側波帯を測定することによって、ジッタ耐性を測定することができます。

ジッタ耐性について MEMS マイクロホンの全部品をテストするには、オーディオ信号における干渉信号を除去するために低ノイズの音響環境が好ましいです。純音の音響オーディオ信号が無響テスト室で高品質スピーカによって加えられるか、または、サイン波のアナログ電気信号が集積回路部品に直接加えられます。

以下の図 10 は、MEMS マイクロホンの通常動作を示しています。8 kHz の音響入力テスト信号があり、ビットクロック入力にジッタは付加されていない状態です。

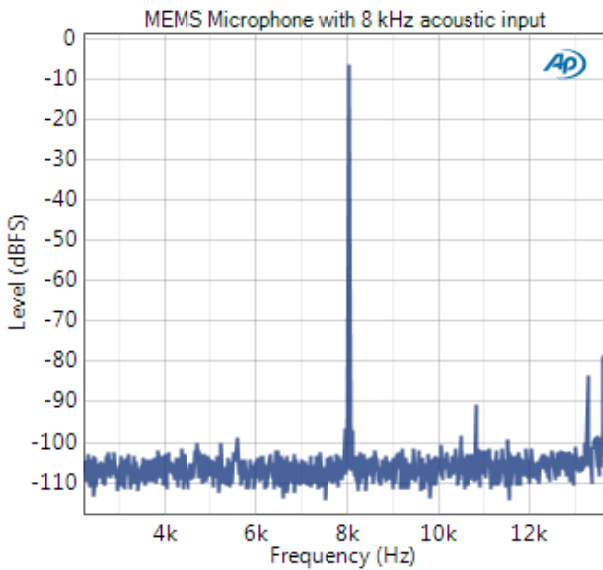


図 10 ビットクロック・ジッタが付加されていない通常の MEMS マイクロホンの PDM オーディオスペクトル

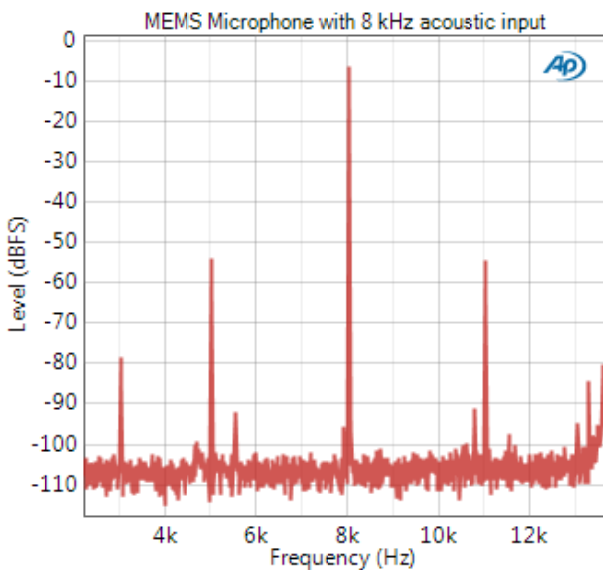


図 11 163 ns で 3 kHz のビットクロック・ジッタが付加されている MEMS マイクロホンの PDM オーディオスペクトル

163 ns で 3 kHz のサイン波のジッタが、APx PDM 入力（レシーバ）のビットクロック出力によって MEMS マイクロホンのビットクロック入力に付加された場合は、干渉側帯が MEMS マイクロホンのオーディオデータストリームで生成されます。図 11 では 3 kHz、5 kHz、11 kHz で明らかに生成されています。

歪みはマイクロホンのコンバータ（48 kHz のオーディオサンプルレート）の 24 kHz の折り畳み周波数を超え

る特定のジッタの周波数で発生します。これらの干渉成分は、折り畳み周波数の近傍にエイリアス信号として現れます。これは、ジッタの周波数スイープ進行中に FFT モニタウィンドウ（図 12）を見ることによって観察することができます。

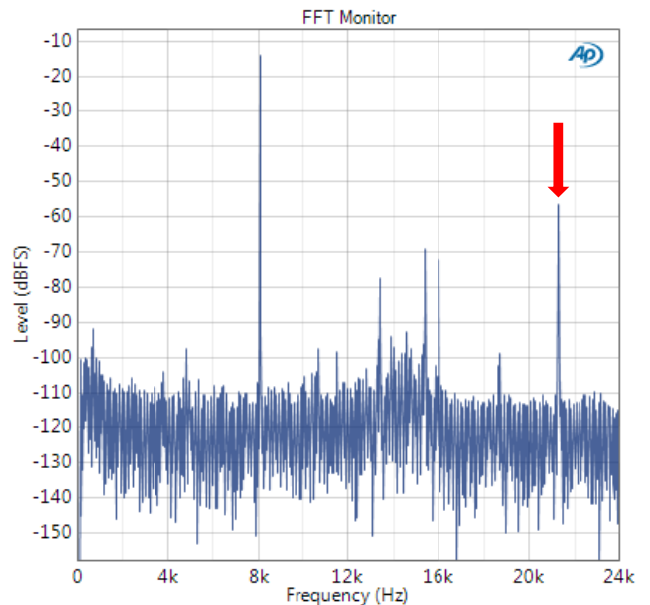


図 12 ジッタ周波数スイープ時の FFT モニター。ジッタの周波数が折り畳み周波数以上である間に、22.7 kHz でエイリアス信号が生成されています。

ステップド・ジッタレベル測定

測定可能な THD+N 歪みは、以下の図 13 に示すように、ステップド・ジッタレベル測定でプロファイルすることができます。このテストでは、0 から 1.5 us まで段階的なジッタの振幅レベルの増加ごとに THD+N 歪みを測定します。

これは次のように APx アナライザを用いて簡単にセットアップすることができます。

- PDM 入力の設定パネルにおいて
 - Bit Clk Dir を Out に設定します。
 - MEMS マイクロホンに対して必要に応じて Decimation と Decimation Rate を設定します。通常はそれぞれ x64 と 48 kHz です。

- MEMS マイクロホンに対して必要に応じて Logic Level と Vdd Level を設定します。通常はそれぞれ 1.8 V と 3 V です。
- Vdd を ON にします。
- Scale Freq By を Fixed Rate, 48 kHz に設定します。これは、非常にジッタが付加されたビットクロックで、入力サンプルレートを測定しようとするより、むしろ想定される入力サンプルレートに固定することによって、ジッタの大きさが大きい場合に APx による安定した THD+N ノッチフィルタチューニングを確実にします。
- Clocks パネルの Jitter Generator セクションにおいて
 - Apply To を Digital Input に設定します。
 - Jitter Waveform を Sine に設定します。
 - Jitter Frequency を 3 kHz に設定します。
 - Jitter Peak Level を 0.0 ns に設定します。
- アナログ・ジェネレータにおいて
 - オーディオのサイン波周波数を 1 kHz に設定します。
 - -20 dBFS の PDM 出力を生成する MEMS マイクロホンに、音場の入力を生成するアンプ/ラウドスピーカーを駆動するのに十分な出力にオーディオレベルを設定します。
- Stepped Jitter Level Sweep をシーケンスモードで実行します。またはベンチモードで Sweep パネルを用いて実行します。
 - 0.0 s から 1.5 us まで、5 ns ステップでスイープします。
 - THD+N Ratio を測定します。
 - スイープをスタートします。

図 13 に示すように、オーディオ歪みはビットクロック・ジッタのレベルが増加するにつれて増加します。MEMS マイクロホンは最大 1.5 us のビットクロック・ジッタで機能し続けています。

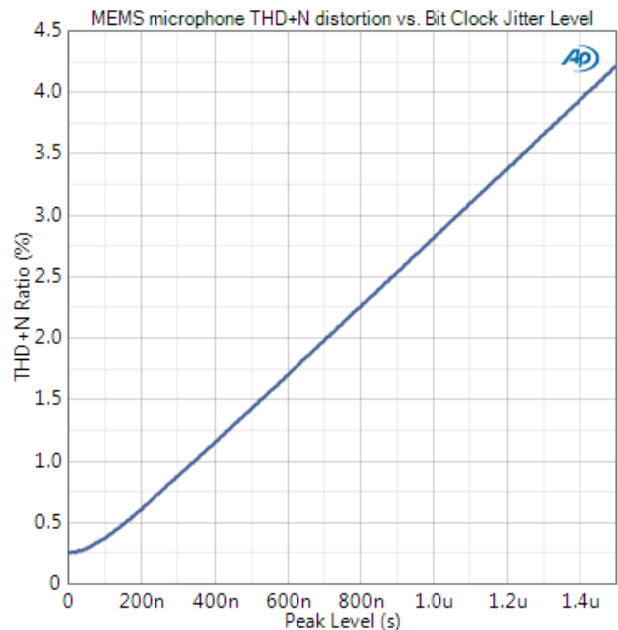


図 13 ステップド・ビットクロック・サイン波ジッタレベルスイープの関数としての PDM MEMS マイクロホンの出力 THD+N

ステップド・ジッタ周波数測定

ジッタ周波数スイープも MEMS マイクロホンの興味深い挙動を明らかにすることができます。図 14 は、固定されたジッタのレベルにおける、ビットクロック・ジッタの周波数の関数としての MEMS マイクロホンの出力 THD+N 歪みを示しています。ジッタのレベルが 1 UI (325.5 us、3.073 MHz のビットクロックレート、48 kHz のオーディオサンプルレート、x64 のデシメーション) で、ステップド・ジッタ周波数スイープで測定しています。

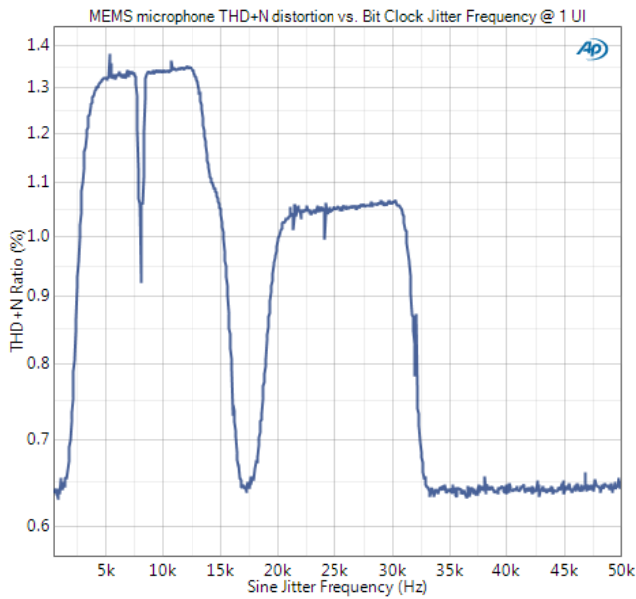


図 14 ステップド・ビットクロック・サイン波ジッタ周波数スイープの関数としての PDM MEMS マイクロホン出力 THD+N

ネストされたステップド・ジッタ測定

ジッタ周波数スイープとジッタレベルスイープを組み合わせ、カーブ群を生成することが可能です。ジッタレベルをジッタ周波数範囲にわたってスイープすることができます。APX は、シーケンスモードのスイープネストや、ジッタレベルスイープとジッタ周波数スイープ測定の機能でこれをサポートしています。ベンチモードでもサポートしています。

以下の図は、MEMS マイクロホンの PDM 出力 THD+N 比の歪みを一定の音響入力で測定する際に、ネストされたジッタ周波数でジッタレベルスイープした測定結果を示しています。

SOME

図 15 ネストされたジッタ周波数でのジッタレベルスイープ

PDM アンプのジッタ耐性テスト

D 級アンプの PDM クロックライン上のジッタはアンプの出力信号を変調します。ジッタを増加されたノイズとして測定することが可能です。

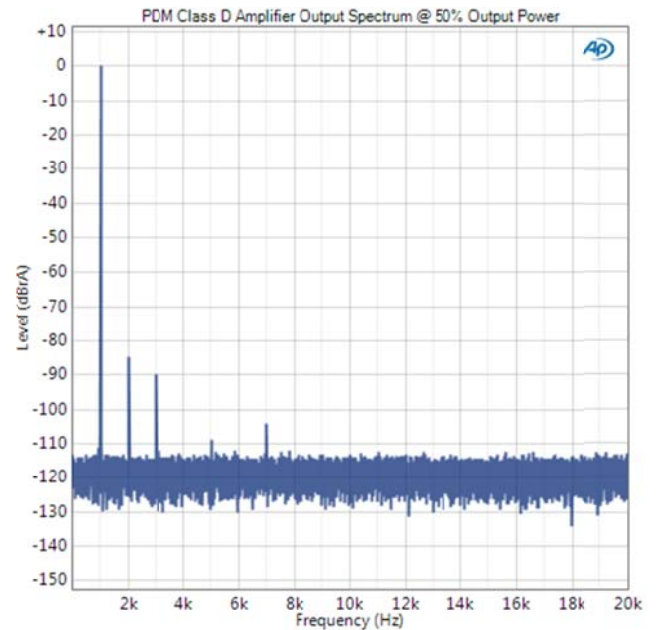


図 16 ジッタが付加されていない PDM の D 級アンプの出力スペクトル

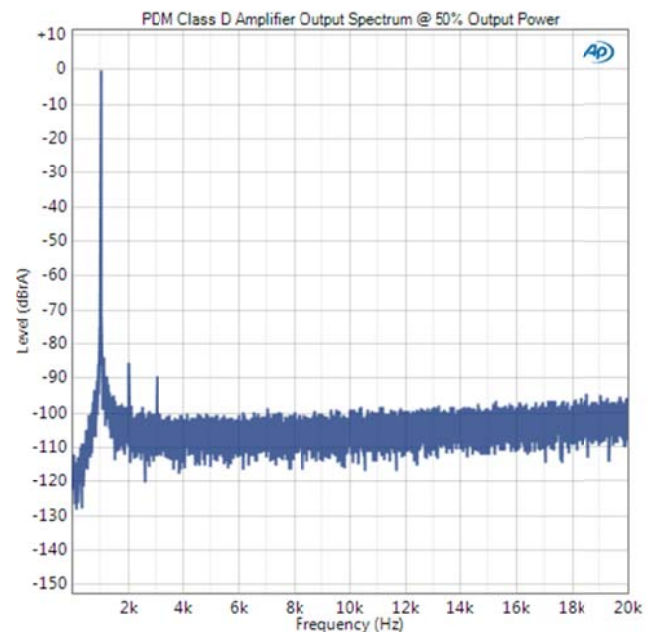


図 17 160 ns のホワイトノイズ・ジッタが付加されている PDM の D 級アンプの出力スペクトル

図 16 と図 17 は、PDM 入力ジッタがない状態で 50% の出力電力での通常の出カスペクトルと、160 ns のホワイトノイズ・ジッタがある状態での出カスペクトルを示しています。PDM 入力に付加されたジッタでノイズフロアが大幅に増加します。

ジッタ耐性は、アンプの出力 THD+N 歪みに対する PDM 入力のホワイトノイズ・ジッタの振幅レベルのスweepで測定することができます。PDM のオーディオ入力レベルは、50% の定格出力電力（1% THD+N 出力歪みをもたらすオーディオの 1 kHz のサイン波の RMS レベルより 3 dB 低いレベル）を達成するように設定する必要があります。このアンプの出カレベルは、アンプの正常動作可能な範囲内でジッタ耐性を測定することを確実にします。

APx ソフトウェアは、固定された PDM オーディオ入力レベルでこの測定を行います。ステップド PDM ジッタレベルスweepを実行して、各ジッタレベルでのアンプの出カ歪みを測定します。その結果がジッタ耐性のプロットになります。

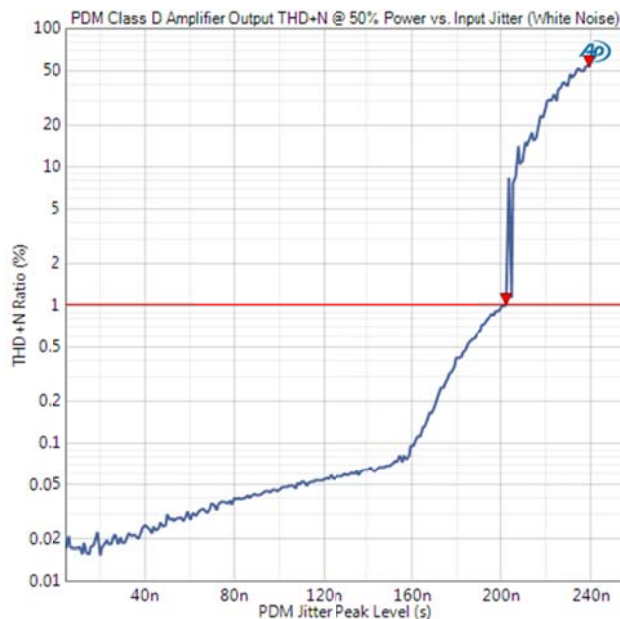


図 18 PDM の D 級アンプの出カ歪み対 PDM 入力のホワイトノイズ・ジッタの振幅レベル

PDM 入力ジッタがアンプに深刻な障害を引き起こすポイントで、歪みが突然増加することがあります。上記の図 18 に示すように、増加した THD+N 歪みとして測定されます。歪みは、160 ns のジッタで大幅な上昇が始まるまで、ジッタレベルの増加に従って増加しています。歪みは、200 ns のジッタで 1% THD+N になるまで迅速に増加し、その後、ジッタレベルが 250 ns に増加するのに従って、1% を越えて急激に増加します。

PDM アンプのジッタ耐性を決定するための標準は定められていませんが、妥当な性能指数として 1% の歪みレベルを考慮してください。図 18 のグラフでは、赤色の上限ラインでこれを示しています。その定義では、この D 級アンプのジッタ耐性は約 200 ns になります。

XIV0619114330